

PAT-NO: JP402198347A

DOCUMENT-IDENTIFIER: JP 02198347 A

TITLE: APPARATUS FOR ANALYZING DEFECT IN
SEMICONDUCTOR

PUBN-DATE: August 6, 1990

INVENTOR-INFORMATION:

NAME
TANABE, YOSHIKAZU
OWADA, NOBUO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP01016131

APPL-DATE: January 27, 1989

INT-CL (IPC): G01N025/72, G01B011/24 , H01L021/66

US-CL-CURRENT: 374/45

ABSTRACT:

PURPOSE: To improve defect analyzing efficiency and detecting accuracy

by

using a unitary system of associated devices for heating the surface of a specimen pattern, detecting infrared rays, lighting and sensing images with visible light, synthesizing the images, and displaying the visible/infrared-ray image.

CONSTITUTION: A main optical axis is formed of a plurality of lenses and

half mirrors over a specimen stage on which a specimen 1 is mounted. The half

mirrors 4, 6, 7 and 8 have mechanisms which are associated with infrared-ray

detection, laser, visible light and naked-eye view. A TV camera 17 is provided

at the end of the main optical axis. The camera 17 is connected to an image synthesizing circuit 18 and a display device 19. All of them are controlled with a central processing unit 20. When a current is conducted through the specimen 1, detected infrared-ray level signal, two-dimensional temperature information and a visible light image are obtained. The results of the processing are displayed on the device 19. The defective part wherein a logic

pattern is formed randomly can be pointed out.

COPYRIGHT: (C)1990,JPO&Japio

⑯ 公開特許公報 (A) 平2-198347

⑤ Int. Cl. 5

G 01 N 25/72
G 01 B 11/24
H 01 L 21/66

識別記号

庁内整理番号

④ 公開 平成2年(1990)8月6日

C 8204-2G
K 8304-2F
S 7376-5F

審査請求 未請求 請求項の数 3 (全5頁)

⑤ 発明の名称 半導体不良解析装置

② 特願 平1-16131

② 出願 平1(1989)1月27日

⑦ 発明者 田辺 義和 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑦ 発明者 大和田 伸郎 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑦ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

④ 代理人 弁理士 小川 勝男 外1名

明細書

1. 発明の名称

半導体不良解析装置

2. 特許請求の範囲

- 試料のパターン面を加熱する加熱手段と、該加熱手段による赤外線を検出する赤外線検出手段と、前記パターン面に可視光を照射する照明手段と、該照明手段により照明された前記パターン面を撮像する撮像手段と、該撮像手段により得られる可視光像と前記赤外線検出手段の出力信号を処理して得られる赤外像とを重ね合わせる画像合成手段と、該画像合成手段による合成画像を表示する表示手段とを具備することを特徴とする半導体不良解析装置。
- 前記加熱手段は、試料のパターン面にレーザ光を照射するレーザ光発生手段を含むことを特徴とする請求項1記載の半導体不良解析装置。
- 前記加熱手段は、前記試料に対し通電を行う電源供給手段を含むことを特徴とする請求項1記載の半導体不良解析装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体回路の不良解析技術、特に半導体回路パターンの断線、ショート等による不良箇所を的確に検出するに効果のある技術に関するものである。

〔従来の技術〕

従来より、半導体回路パターンの断線、ショート等による不良箇所を検出するに際しては、種々のテストが用いられている。かかるテストは、例えば、半導体回路の形成面をレーザビームで走査し、レーザ光回折パターン空間フィルタ法で処理するもの、ビーム照射により発生する光電流を視覚画像化処理して画像表示ができるようにするもの、或いは、プログラム電源で発生した電力を半導体回路に流して電源電流を測定するものなどがある。

このような不良検出に関する技術のうち、フィルタ法による技術については、例えば、特開昭56-117106号公報に記載されている。

〔発明が解決しようとする課題〕

ところが、前記の如きテスタにおいては、メモリのようなアドレスによって不良ビットの位置が直接検出できるものは問題ないが、ロジックパターンのように回路がランダムに配置されている場合には、不良箇所の特定が困難である。

ロジック回路はASIC(特定用途向け集積回路: Application Specific Integrated Circuit)などによる需要が増大しており、ますます高歩留りが要求される傾向にあり、不良の分析や対策を効率良く行う必要にせまられている。また、不良位置の指摘だけでなく、パターンの微細化に伴い回路パターンの温度特性などを詳細に評価し、LSIの信頼性向上を図らねばならないが、従来のテスタでは、電気的過渡状態とともに回路パターンの微小部分の温度分布の計測には、配慮がなされていなかった。

本発明の目的は、このような従来技術の問題を解決でき、半導体ロジックパターンにおける断線、

短絡などの不良箇所、あるいは回路パターンの接触抵抗不良箇所の特定が効果的に行うことのできる技術を提供することにある。

本発明の前記目的および新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

すなわち、試料のパターン面を加熱する加熱手段と、該加熱手段による赤外線を検出する赤外線検出手段と、前記パターン面に可視光を照射する照明手段と、該照明手段により照明された前記パターン面を撮像する撮像手段と、該撮像手段により得られる可視光像と前記赤外線検出手段の出力信号を処理して得られる赤外像とを重ね合わせる画像合成手段と、該画像合成手段による合成画像を表示する表示手段とを設けるようにしたものである。

〔作 用〕

上記した手段によれば、試料に対する通電またはレーザ光の照射により、通電時には不良箇所を加熱させて赤外線を放射し、またレーザ光の照射時には不良箇所の温度を上昇させ熱伝導分布に差異を生じさせる。この赤外線を微小領域ごとに検出し、その二次元分布を測定して赤外像を作成し、この赤外像に可視光像を重ね合わせて表示することにより不良箇所の指摘が可能になる。

〔実施例〕

第1図は本発明による半導体不良解析装置の一実施例の主要構成を示すブロック図である。

試料1は試料台2に設置され、この試料台2の頭上に一直線上に、レンズ3、ハーフミラー4、レンズ5、ハーフミラー6、7、8、レンズ9が順次直線上に配設され、主光軸を形成している。ハーフミラー4の反射光軸上には、レンズ10が配設され、その光軸の延長上にその光路を開閉するチョッパ11が配設されている。また、ハーフミラー6の主光軸に直交する入射光軸上には、レ

ンズ12が配設され、その光軸の延長上に回転自在なガルバノミラー13が配設されている。このガルバノミラー13に対し、レーザビームを照射可能にレーザ発生装置14が設置されている。

ハーフミラー7に対しては、試料1に対して可視光を照射可能に、ランプを用いた光源15が設置されている。さらに、光源15による試料1よりの反射光を観察できるように、ハーフミラー8による反射光路上にレンズ16が配設されている。また、光源15により試料1を照明した際の反射像を、レンズ3～レンズ9より成る光学系を介して撮像可能なように、テレビカメラ17が設けられている。テレビカメラ17には、可視光線により得られた画像と、赤外線により得られた画像とを重ね合わせるための画像合成回路18が接続され、更に、画像合成回路18より出力される重ね合わせ画像を表示するために、CRT(ブラウン管)などを用いたディスプレイ装置19が画像合成回路18に接続されている。

試料台2、ガルバノミラー13、レーザ発生装

置 1 4 、光源 1 5 の各々を制御するために中央処理装置 (Central Processing Unit: 以下、CPU という) が用いられる。CPU 2 0 の出力ポートには、各種の指令を入力させるなどのためのキーを備えた操作入力部 2 1 、試料台 2 を移動制御するための試料台制御部 2 2 、ガルバノミラー 1 3 を制御するためのガルバノミラー制御部 2 3 、レーザ発生装置 1 4 を駆動させるレーザ電源部 2 4 、光源 1 5 の点・消灯を制御するランプ制御部 2 5 、およびレーザ発生装置 1 4 を用いない場合に活用されて試料 1 に対し通電を行うための信号電源部 2 6 の各々が接続されている。また、CPU 2 0 の入力ポートには、信号系の回路が接続されている。この信号系の回路には、後記する赤外線検出器 2 9 の検出信号を温度情報として記憶する画像メモリ 2 7 、および赤外線検出系よりの検出信号をデジタル化するアナログ/デジタル (A/D) 変換器 2 8 があり、各々入力ポートに接続されている。

赤外線検出系は、チョッパ 1 1 の後段に配設さ

れ、コレクタ C と端子 Z 間に抵抗 R₁ が接続されている。また、トランジスタのエミッタ E は端子 Y に接続されている。このような回路において、第 2 図に示す如く、抵抗 R₁ に接触不良 (更に詳しくは、第 4 図に示すように、抵抗 R₁ と端子 Z とが僅かな接触部分によって接触している状態) があった場合について、以下説明する。

検査に際しては、試料台 2 に試料 1 を載置し、CPU 2 0 によって信号電源部 2 6 を駆動し、試料 1 に通電する。この通電により、抵抗 R₁ にはジュール熱が発生し、周囲の部分とに温度差が生じる。このとき、チョッパ 1 1 は CPU 2 0 の制御のもとに、サンプル・ホールド回路 3 1 、マルチブレクサ 3 2 および A/D 変換器 2 8 の動作タイミングに同期して光路を開閉している。チョッパ 1 1 を通過した光は、赤外線検出器 2 9 の多数のセルに到達し、試料 1 の赤外レベルに応じた検出信号が出力される。検出信号の出力は、微小検出領域の各々に対応するセル毎になされ、各セルの出力信号は増幅器 3 0 の各々によって増幅の後、

れた赤外線検出器 2 9 、この赤外線検出器 2 9 の各セルよりの信号を所定のレベルに増幅する増幅器 3 0 、各増幅器 3 0 の出力信号を夫々サンプル・ホールドするサンプル・ホールド (S/H) 回路 3 1 、複数のサンプル・ホールド回路 3 1 の出力信号を順次選択して出力するマルチブレクサ 3 2 、およびマルチブレクサ 3 2 より出力されるアナログ信号をデジタル信号に変換する A/D 変換器 2 8 より構成される。赤外線検出器 2 9 は、試料 1 のパターンより発する赤外線を画素単位で検出し、CPU 2 0 に二次的な温度情報として画像メモリ 2 7 に記憶させるためのもの、例えば、アレイ型のセンサが用いられる。

次に、以上の構成による実施例の動作を第 2 図および第 3 図を参照して説明する。

第 2 図は本発明による不良解析を説明するために取り上げた簡単な回路例であり、この回路に対応する半導体回路パターンが第 3 図である。この回路は、第 2 図に示すように、NPN 型トランジスタのベース B と入力端子 X 間に抵抗 R₁ が接続

所定のタイミングでサンプル・ホールド、出力選択および A/D 変換が、サンプル・ホールド回路 3 1 、マルチブレクサ 3 2 および A/D 変換器 2 8 によって行われる。A/D 変換器 2 8 の出力信号は、CPU 2 0 に取り込まれ、試料台 2 の座標 (試料台制御部 2 2 より得ることができる) および A/D 変換器 2 8 よりの画素情報から CPU 2 0 は二次元的な温度情報画像を作成し、これを画像メモリ 2 7 に記憶する。

つぎに、CPU 2 0 は、ランプ制御部 2 5 を駆動させて光源 1 5 を点灯させる。その光は、ハーフミラー 7、6、レンズ 5、ハーフミラー 4 およびレンズ 3 を順次経由して試料 1 に到達する。その反射光は光学系内をレンズ 9 に向けて直進し、テレビカメラ 1 7 によって可視光像として撮像される (このとき、操作者はハーフミラー 8 より分歧される光をレンズ 1 6 を介して観察することができる)。テレビカメラ 1 7 により得られた画像情報は、画像メモリ 2 7 に既に記憶されている二次元的な温度情報画像と重ね合わせられる。この

画像は、可視光像上に温度情報画像が映し込まれた形になっており、ディスプレイ装置19に表示される。この場合、第4図に示したような接触不良を生じている抵抗R₂の部分は、画像上に赤外像として示されるので、操作者は容易に不良箇所を確認することができる。特に、赤外像に通常の可視光像が重ね合わせられることにより、肉眼での不良箇所の識別が極めて容易になる。

一方、信号電源部26を用いた試料1への通電による赤外線の発生に代えて、レーザ発生装置14によるレーザ光の照射により赤外線を発生させる事もできる。すなわち、CPU20の制御によってレーザ電源部24を駆動し、レーザ発生装置14を動作させ（このとき、信号電源部26は不動作状態にされている）、レーザ光を発生させる。レーザ発生装置14によって発生したレーザビームは、ガルバノミラー13、レンズ12、ハーフミラー6、レンズ5、ハーフミラー4およびレンズ3を経由して試料1に到達する。試料1に照射されたレーザビームは、試料1の表面を加熱する

が、その際、故障箇所ほど温度が上昇する。このとき、ガルバノミラー13は回転し、レーザビームが試料1の一方から他方を走査している。

試料1の赤外光は、前記レンズ3、ハーフミラー4、レンズ10およびチョッパ11を通過して赤外線検出器29の多数のセルに到達し、試料1の赤外線量に応じた検出信号が赤外線検出器29の各出力端子より出力される。この赤外光画像は、最終的にA/D変換器28より出力され、その出力信号は、CPU20に取り込まれる。CPU20は、試料台2の座標（試料台制御部22より得ることができる）およびA/D変換器28よりの画像情報から二次元的な温度情報画像を作成し、これを画像メモリ27に記憶する。

つぎに、CPU20は、ランプ制御部25を駆動させて光源15を点灯させる。その光は、ハーフミラー7、6、レンズ5、ハーフミラー4およびレンズ3を順次経由して試料1に到達する。その反射光は光学系をレンズ9に向けて直進し、テレビカメラ17によって可視光像として撮像され

る。テレビカメラ17により撮像された画像情報は、画像メモリ27に既に記憶されている二次元的な温度情報画像と重ね合わせられる。この重ね合わせられた画像は、ディスプレイ装置19に表示され、接触不良を生じている抵抗R₂の部分が画像上に赤外像として示される。したがって、操作者は容易に不良箇所を確認することができる。特に、レーザ光を用いることによって、パターンの接触（接着性）やパターン内の空洞などを効果的に検出することができる。

以上、本発明によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、試料のパターン面を加熱する加熱手

段と、該加熱手段による赤外線を検出する赤外線検出手段と、前記パターン面に可視光を照射する照明手段と、該照明手段により照明された前記パターン面を撮像する撮像手段と、該撮像手段により得られる可視光像と前記赤外線検出手段の出力信号を処理して得られる赤外像とを重ね合わせる画像合成手段と、該画像合成手段による合成画像を表示する表示手段とを設けるようにしたので、試料上の温度分布から電気的導通状態、接触抵抗の状態などが判別可能になる。

この結果、LSIロジックのように、ランダムにロジックパターンが形成されているものに対しても不良箇所の指摘ができるようになり、検出精度の向上が図れる。また、不良解析の効率が向上することにより、不良検出に対する対策が的確行えるので、信頼性の向上も図れるようになる。

4. 図面の簡単な説明

第1図は本発明による半導体不良解析装置の一実施例の主要構成を示すブロック図。

第2図は本発明による不良解析を説明するため

に取り上げた簡単な回路例の回路図、

第3図は第2図の回路に対応する半導体回路パッケージ図。

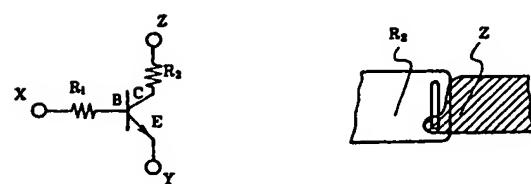
第4図は第3図のパターンの不良箇所の詳細を示す拡大パターン図である。

1 . . . 試料、 2 . . . 試料台、 14 . . . レ
ーザ発生装置、 15 . . . 光源、 17 . . . テレ
ビカメラ、 18 . . . 画像合成回路、 19 . . .
ディスプレイ装置、 20 . . . CPU、 26 . . .
・信号電源部、 27 . . . 画像メモリ、 29 . . .
・赤外線検出器、 31 . . . サンプル・ホールド
回路、 32 . . . マルチブレクタ。

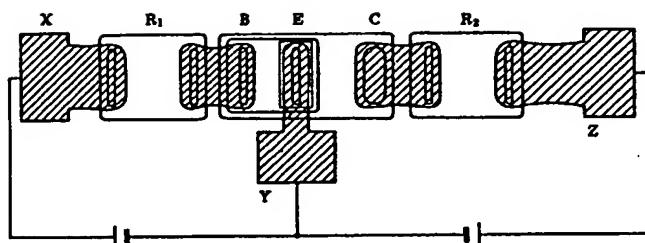
代理人弁理士 小川勝

第 2 図

第 4 図



第 3 図



四
一
集

